

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-135675

(43)Date of publication of application : 21.05.1999

(51)Int.Cl.

H01L 23/12

H01L 21/60

(21)Application number : 09-298622

(71)Applicant : KAWASAKI STEEL CORP

(22)Date of filing : 30.10.1997

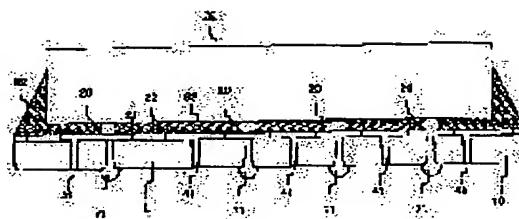
(72)Inventor : MATSUKUMA MOICHI

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the defects of a semiconductor chip, carrier board, external circuit or electrical pool connections for improving reliability by providing thermal expansion difference relaxing parts between divided sub-boards of a carrier board with solder bumps.

SOLUTION: A carrier board 1 with solder bumps is divided into sub-boards between which thermal expansion difference relaxing parts 41 are provided for reducing the stress due to the thermal expansion difference between a semiconductor chip 10 and carrier board 1 and uses, e.g., a material having a relation reverse to the thermal expansion coefficient of the chip 10 to the carrier board 10, so that the deviation of the sum of the thermal expansion values of the chip 10 in the direction parallel to the opposed surfaces of the chip 10 and the carrier board 1, and of the sum of the sub-boards 1 and difference relaxing parts 41, can be made reduced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-135675

(43)公開日 平成11年(1999) 5月21日

(51)Int.Cl.⁶
H 0 1 L 23/12
21/60
識別記号
3 1 1

F I
H 0 1 L 23/12 L
21/60 3 1 1 S
23/12 F

審査請求 未請求 請求項の数5 O L (全 10 頁)

(21)出願番号 特願平9-298622

(22)出願日 平成9年(1997)10月30日

(71)出願人 000001258

川崎製鉄株式会社

兵庫県神戸市中央区北本町通1丁目1番28号

(72)発明者 松熊 茂一

東京都千代田区内幸町二丁目2番3号 川崎製鉄株式会社東京本社内

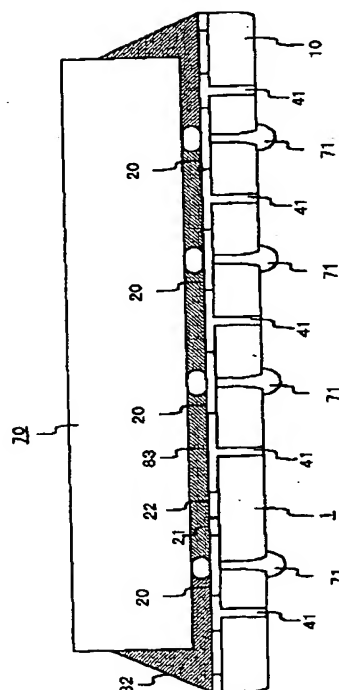
(74)代理人 弁理士 高矢 諭 (外2名)

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】 半導体チップ及びキャリア基板の間の熱膨張隔差により、これらが反って生じる半導体チップやキャリア基板や外部の回路不良や、半導体チップ及びキャリア基板の間や、キャリア基板及び外部の間のハンダ・バンプ等での電気的な接続の不良を低減し、信頼性を向上する。

【解決手段】 キャリア基板1を複数の部分基板に分割し、これら部分基板間に、前記半導体チップ及び前記キャリア基板の間の熱膨張隔差による応力を低減するための熱膨張隔差緩和部41を設ける。応力は熱膨張隔差緩和部41に吸収され、これにより不良が低減され、信頼性が向上する。



【 特許請求の範囲】

【請求項1】 半導体チップを備えると共に、ハンダ・バンプで該半導体チップの接続パッドに接続し該半導体チップを搭載するキャリア基板を備え、該半導体チップから外部に対する接続を該キャリア基板を経由して行なうようにした半導体装置において、ハンダ・バンプを設けた前記キャリア基板を複数の部分基板に分割し、これら部分基板間に、前記半導体チップ及び前記キャリア基板の間の熱膨張隔差による応力を低減するための熱膨張隔差緩和部を設けるようにしたことを特徴とする半導体装置。

【請求項2】 請求項1 において、前記半導体チップに対する熱膨張率の大小関係が前記キャリア基板とは逆の材質を、前記熱膨張隔差緩和部に用いるようにしたことを特徴とする半導体装置。

【請求項3】 請求項2 において、前記半導体チップ及び前記キャリア基板の対向面に平行方向の、該半導体チップの熱膨張量の総和と、前記部分基板及び前記熱膨張隔差緩和部の熱膨張量の総和との偏差が縮小されるように、熱膨張率の大きさを考慮して行なう該熱膨張隔差緩和部の材質の選択、及び該熱膨張隔差緩和部の大きさの決定の内、少なくとも一方を行なうようにしたことを特徴とする半導体装置。

【請求項4】 請求項1 において、前記熱膨張隔差緩和部に、その弾性変形によって、前記半導体チップ及び前記キャリア基板の間の熱膨張隔差による応力を吸収可能な材質のものを選択するようにしたことを特徴とする半導体装置。

【請求項5】 半導体チップを備えると共に、ハンダ・バンプで該半導体チップの接続パッドに接続し該半導体チップを搭載するキャリア基板を備え、該半導体チップから外部に対する接続を該キャリア基板を経由して行なうようにした半導体装置の製造方法において、前記半導体チップ及び前記キャリア基板の対向面に垂直方向に、裏面にまで至らない深さの切り込みを入れて複数の部分基板の領域を設定し、これら部分基板間の切り込みに、前記半導体チップ及び前記キャリア基板の間の熱膨張隔差による応力を低減するための熱膨張隔差緩和部となる材料を充填し、硬化させ、この後に、該キャリア基板の該切り込みがある面とは反対の面から、前記熱膨張隔差緩和部が露出する厚さ以上に、該キャリア基板を削るようにしたことを特徴とする半導体装置の製造方法。

【 発明の詳細な説明】

【 0 0 0 1】

【 発明の属する技術分野】 本発明は、半導体チップを備えると共に、ハンダ・バンプで該半導体チップの接続パッドに接続し該半導体チップを搭載するキャリア基板を

備え、該半導体チップから外部に対する接続を該キャリア基板を経由して行なうようにした半導体装置、又該半導体装置の製造方法に係るものであり、例えばチップサイズ・パッケージ等の半導体パッケージに関するものであり、特に、半導体チップ及びキャリア基板の間の熱膨張隔差により、これらが反って生じる半導体チップやキャリア基板や外部の回路不良や、半導体チップ及びキャリア基板の間や、キャリア基板及び外部の間のハンダ・バンプ等での電気的な接続の不良を低減し、信頼性を向上することができる半導体装置及びその製造方法に関する。

【 0 0 0 2】

【 従来の技術】 従来から例えば特開平8 -3 3 0 5 5 や特開平7 -2 2 5 3 8 では、半導体装置に関する技術が開示されている。上記の特開平8 -3 3 0 5 5 では、製造が容易で安価な半導体装置の構造について工夫されている。又上記特開平7 -2 2 5 3 8 のように、ボールグリッドアレイ型(ball grid array : 以降BGAと称する) 半導体パッケージも利用されるようになってきている。

【 0 0 0 3】 このBGA半導体パッケージのように、キャリア基板にプリント樹脂基板を使用すると、プリント基板とキャリア基板との間は熱ストレスが少ない。しかしながら、半導体チップとキャリア基板との間に熱膨張差が発生し、パッケージが反るという問題があり、信頼性低下の原因の1 つにされてきた。又チップサイズが1 7 . 4 mm角の半導体チップを、チップサイズが3 3 . 5 mm角のBGAエポキシ系基板に搭載すると、1 5 0 μmの反りが発生すると報告している。

【 0 0 0 4】 つまり図1 2 のように、半導体チップを備えると共に、ハンダ・バンプで該半導体チップの接続パッドに接続し該半導体チップを搭載するキャリア基板を備え、該半導体チップから外部に対する接続を該キャリア基板を経由して行なうようにした半導体装置において、キャリア基板やさらには半導体チップが反るという問題である。

【 0 0 0 5】 又図1 3 は、実装時に発生するBGA半導体装置におけるキャリア基板の反りをシミュレーションした結果である。

【 0 0 0 6】 この図で方形の集合体として図示されるもので、3 5 mm四方の外周はBGAのパッケージのサイズを示し、その内側で2 0 mm四方の太線では半導体チップのサイズが示される。この図からは、BGAのパッケージないし半導体チップの中央が、BGAパッケージの外周に対して0 . 1 mmも反っていることが判る。

【 0 0 0 7】 ここで特に半導体チップの周辺部に比べ、半導体チップの下面で反りが大きくなる。又このような半導体装置において最も寿命が短くなるのは、半導体チップ下面にあるハンダ・ボールである。

【 0 0 0 8】

【発明が解決しようとする課題】反り量はチップサイズが大きくなり、キャリア基板の面積が大きくなればなるほど大きくなる。半導体チップ及びキャリア基板の間の熱膨張隔差により、これらが反ってしまうと、半導体チップやキャリア基板や外部の回路不良が生じる。あるいはこのように反ってしまうと、半導体チップ及びキャリア基板の間や、キャリア基板及び外部の間のハンダ・バンプ等での物理的平坦性の不良を生じる。

【0009】本発明は、半導体チップとエボキシ系キャリア基板の熱膨張率差によるパッケージの反り少なくし

【0010】本発明は、前記従来の問題点を解決するべくなされたもので、半導体チップ及びキャリア基板の間の熱膨張隔差により、これらが反って生じる半導体チップやキャリア基板や外部の回路不良や、半導体チップ及びキャリア基板の間や、キャリア基板及び外部の間のハンダ・バンプ等での電気的な接続の不良を低減し、信頼性を向上することができる半導体装置及びその製造方法を提供することを目的とする。

【0011】

【課題を解決するための手段】本願の第1発明の半導体装置は、半導体チップを備えると共に、ハンダ・バンプで該半導体チップの接続パッドに接続し該半導体チップを搭載するキャリア基板を備え、該半導体チップから外部に対する接続を該キャリア基板を経由して行なうようにした半導体装置において、ハンダ・バンプを設けた前記キャリア基板を複数の部分基板に分割し、これら部分基板間に、前記半導体チップ及び前記キャリア基板の間の熱膨張隔差による応力を低減するための熱膨張隔差緩和部を設けるようにしたことにより、前記課題を解決したものである。

【0012】又前記半導体装置において、前記半導体チップに対する熱膨張率の大小関係が前記キャリア基板とは逆の材質を、前記熱膨張隔差緩和部に用いるようにしたことにより、前記課題を解決したものである。

【0013】前記半導体装置において、前記半導体チップ及び前記キャリア基板の対向面に平行方向の、該半導体チップの熱膨張量の総和と、前記部分基板及び前記熱膨張隔差緩和部の熱膨張量の総和との偏差が縮小されるように、熱膨張率の大きさを考慮して行なう該熱膨張隔差緩和部の材質の選択、及び該熱膨張隔差緩和部の大きさの決定の内、少なくとも一方を行なうようにしたことにより、前記課題を解決したものである。

【0014】又前記半導体装置において、前記熱膨張隔差緩和部に、その弾性変形によって、前記半導体チップ及び前記キャリア基板の間の熱膨張隔差による応力を吸収可能な材質のものを選択するようにしたことにより、前記課題を解決したものである。

【0015】本願の第2発明の半導体装置の製造方法は、半導体チップを備えると共に、ハンダ・バンプで該半導体チップの接続パッドに接続し該半導体チップを搭載するキャリア基板を備え、該半導体チップから外部に対する接続を該キャリア基板を経由して行なうようにした半導体装置の製造方法において、前記半導体チップ及び前記キャリア基板の対向面に垂直方向に、裏面にまで至らない深さの切り込みを入れて複数の部分基板の領域を設定し、これら部分基板間の切り込みに、前記半導体チップ及び前記キャリア基板の間の熱膨張隔差による応力を低減するための熱膨張隔差緩和部となる材料を充填し、硬化させ、この後に、該キャリア基板の該切り込みがある面とは反対の面から、前記熱膨張隔差緩和部が露出する厚さ以上に、該キャリア基板を削るようにしたことにより、前記課題を解決したものである。

【0016】以下、本発明の作用について簡単に説明する。

【0017】本発明では、半導体チップを備えると共に、ハンダ・バンプで該半導体チップの接続パッドに接続し該半導体チップを搭載するキャリア基板を備え、該半導体チップから外部に対する接続を該キャリア基板を経由して行なうようにした半導体装置を対象としている。例えばBGAの半導体装置などである。

【0018】このような半導体装置では上述したような熱膨張に関する問題があるため、本発明では、ハンダ・バンプを設けた前記キャリア基板を複数の部分基板に分割する。又これら部分基板間に、前記半導体チップ及び前記キャリア基板の間の熱膨張隔差による応力を低減するための熱膨張隔差緩和部を設ける。

【0019】本発明ではこのように熱膨張隔差緩和部が設けられているため、半導体チップ及びキャリア基板の間の熱膨張隔差による応力を、該熱膨張隔差緩和部で低減することができる。

【0020】例えば、半導体チップに対する熱膨張率の大小関係がキャリア基板とは逆の材質を、熱膨張隔差緩和部に用いる。このようにすると、半導体チップ及びキャリア基板の対向面に平行方向の、該半導体チップの熱膨張量の総和と、前記部分基板及び前記熱膨張隔差緩和部の熱膨張量の総和との偏差が縮小させることもできる。ここで厳密には、このような平行方向の、該半導体チップの熱膨張量の総和と、前記部分基板及び前記熱膨張隔差緩和部の熱膨張量の総和との偏差が縮小されるように、熱膨張率の大きさを考慮して該熱膨張隔差緩和部の材質の選択を行なったり、該熱膨張隔差緩和部の大きさの決定を行なう。

【0021】あるいは本発明のように熱膨張隔差緩和部を設けた場合、例えば該熱膨張隔差緩和部に、その弾性変形によって、前記半導体チップ及び前記キャリア基板の間の熱膨張隔差による応力を吸収可能な材質のものを選択することができる。

【0022】このように本発明によれば、半導体チップ及びキャリア基板の間の熱膨張隔差により、これらが反って生じる半導体チップやキャリア基板や外部の回路不良や、半導体チップ及びキャリア基板の間や、キャリア基板及び外部の間のハンダ・ bumps等での電気的な接続の不良を低減し、信頼性を向上することができる。

【0023】

【発明の実施の形態】以下、図を用いて本発明の実施の形態を詳細に説明する。

【0024】本実施形態は、半導体チップを備えと共に、ハンダ・ bumpsで該半導体チップの接続パッドに接続し該半導体チップを搭載するキャリア基板を備え、該半導体チップから外部に対する接続を該キャリア基板を経由して行なうようにした半導体装置である。又本実施形態の半導体チップは、パッシベーション膜が形成された上面に、キャリア基板と接続するための電極、即ち接続パッドが形成されている。

【0025】ここで半導体チップ上の接続パッドや配線の形成には、従来からいくつかの手法が提案されている。例えば、特開平8-330355（出願日：平成8年1月19日、優先日：平成7年3月24日）や、プリント回路学会「回路実装学会誌」vol. 12 No. 3（1997. 5）P137で開示されている手法がある。本発明に係る半導体チップ上の接続パッドや配線の形成については具体的に限定されるものではなく、上記の手法その他を用いることができる。

【0026】ここでは以下に、上記のような半導体チップ及びキャリア基板を備えた本発明に係る半導体装置、及び本発明に係るこのような半導体装置の製造方法を詳述する。

【0027】図1は本実施形態のキャリア基板の素材の断面図である。

【0028】キャリア基板として、エポキシ系樹脂、若しくはBTレジンによる基板10上に、スパッタリング等の方法でCu薄膜11を、厚さ10 μm程度被覆する。ここで今回の実施形態では基板10には、100 μm前後の基板厚みのものを使用している。

【0029】まず図2は、本実施形態の一例のキャリア基板の集積回路パターン図である。

【0030】図2において、当該キャリア基板に搭載する半導体チップのフィリップ・チップを接続するためのパッド22と、ハンダ・ bumpsのパッド電極20と、該両パッドを接続するための配線21とが図示される。又、次工程でハンダ・ bumpsを接続する時に、Cuパターニングとのアライメントに使用するためのパターン23が図示される。

【0031】なお以下の説明において、これらパッド22、パッド電極20、配線21があり、半導体チップを搭載する側をキャリア基板の表面とする。一方、これとは反対の側をキャリア基板の裏面と称する。

【0032】次に図3は、本実施形態の一例のキャリア基板の断面図である。

【0033】この図、又以下に順に説明する図4～図11では、上記の図2におけるA-A'の断面が示される。これら図3～図11をこの順に用い、以下本実施形態の製造工程を説明する。

【0034】該製造工程においてはまず、キャリア基板の表面のパッド22、パッド電極20、配線21を作り込むCu薄膜を形成し、その上方にレジストを塗布する。これらパッド22、パッド電極20、配線21のパターンをレジストに露光した後、現像することで、該パターンが作り込まれたレジスト層を得る。この後に該レジスト層のパターンで選択的にエッチングすると、該パターンが作り込まれたCu薄膜を得ることができる。ここで図3は、該エッチング後の断面図である。

【0035】Cu薄膜の該パターニング完了後、レジストを剥離する。これにより、パッド22、パッド電極20の形成、及びこれらを接続する配線21による配線を完了する。

【0036】この後、半導体チップ及びキャリア基板の対向面に垂直方向に、裏面にまで至らない深さの切り込みを入れて、図4に示されるような複数のハンダ・ bumpsを形成したキャリア基板のアイソレーション領域30のアイソレート溝を形成する。このアイソレーション領域30は、本発明における熱膨張隔差緩和部に相当する。又このようなアイソレーション領域30の切り込みにより、キャリア基板には、複数の部分基板の領域が設定される。このアイソレート溝の形成は、図2中のアライメント・パターン23を用いて位置決めしながら、所望のアイソレーション領域30となるべきところへ砥石を高速回転させながら当て、例えば幅100 μmの溝幅で形成する。なおこの幅は、自己の基板及び隣接する基板の熱膨張の和以上とする。そして、深さは約10 μmの基板を残し切断し、アイソレーション領域30を形成する。この約10 μmの残存部は、図4では符号33でしめされる。

【0037】次にキャリア基板の熱膨張率より小さく、又半導体チップの熱膨張率より大きい材料からなるポリイミド又はシリコン樹脂の充填物材料31を、遠心塗布装置によって充填し、この後に硬化する。これにより上述の切り込みに、前記半導体チップ及び前記キャリア基板の間の熱膨張隔差による応力を低減するための、熱膨張隔差緩和部となる充填物材料31を充填し、硬化させることができる。上記充填物材料31はシリカ等のフイラー材添加量を多くすることにより、熱膨張率を調整することができる。

【0038】なお図4は、これら切り込み、及び熱膨張隔差緩和部の形成後の断面図である。ここで上記充填物材料31は遠心回転による塗布であるため、電極上等の不要な箇所にも塗布され、硬化されてしまう。このた

め、ドライエッチング等によって不要な充填物材料3 1を取り除き、図5の充填物材料4 1のように該充填物材料の高さが電極2 0の上面以下になるようにする。

【0 0 3 9】この後に、該キャリア基板の該切り込みがある面とは反対の面から、前記熱膨張隔差緩和部が露出する厚さ以上に、該キャリア基板を削る。

【0 0 4 0】先工程でキャリア基板の表面から加工されたアイソレーション領域3 0のアイソレート溝は、前述のようにキャリア基板の裏面まで1 0 μm程度残されており、符号3 3の部分で該アイソレート溝には底がある。アイソレーション領域3 0に充填される充填物材料3 1が十分に硬化してから該アイソレート溝の底部分を削除するために、キャリア基板の裏面から研磨する。該研磨後の断面は図6に示す通りである。

【0 0 4 1】これまでの図3～図5、図1 2、又後述の図1 0及び図1 1の断面図は、図中の上方がキャリア基板の表面側であり、下方が裏面側である。これに対して図6～図9の断面図は、図中の上方がキャリア基板の裏面側であり、下方が表面側である。しかしながらこれら図3～図1 1のいずれの断面図においても、左方が図2の符号A側であり、右方が符号A'側である。

【0 0 4 2】図6においてこのように研磨されることで、アイソレーション領域3 0によってキャリア基板1は複数の部分基板に分割される。又このように分割されるまでには符号3 3で示される残存部分があるため、アイソレーション領域3 0に充填される充填物材料3 1が未だ硬化されていなくとも、部分基板間は相互に結合した状態を保つことができる。

【0 0 4 3】又研磨後、キャリア基板の裏面にレジスト6 1を塗布する。キャリア基板の裏面にハンダ・バンプを作り込むための開口部を得るためのパターンを該レジスト6 1に露光した後、現像することで、該パターンが作り込まれたレジスト層を得る。この後に該レジスト層のパターンで選択的にエッチングすると、図7に示すようにハンダ・バンプの開口部を作り込むことができる。

【0 0 4 4】開口部形成完了後、レジストを剥離する。又半導体チップに対する電極2 0をメッキの電極として、ハンダ・メッキ液に浸漬し、開口領域6 2にハンダを堆積させる。所望のメッキ厚で止め、その後Cu等の薄膜2 0とのアロイ及びハンダ・バンプとしての形状成形のために、2 0 0℃前後の温度で、窒素雰囲気アニールする。これにより開口領域6 2部にハンダ・バンプを形成することができる。図8はこのハンダ・バンプ形成工程の後の断面を示す。

【0 0 4 5】以上の工程で本実施形態に係るキャリア基板は完成する。

【0 0 4 6】図9及び図1 0はそれぞれ、上記のキャリア基板を用いて、チップサイズ・パッケージとして本実施形態の1つの半導体装置を完成した時の概略を示す側面図である。

【0 0 4 7】まず第1例の完成状態の図9では上記のキャリア基板上に、半導体チップが直接搭載されている。キャリア基板の表面上のパッド電極2 0は半導体チップ7 0上の配線パターンに電気的に接触している。又該キャリア基板の表面上のパッド電極2 0以外の部分では符号6 3で示す隙間部があるため、上記のパッド電極2 0の接触が良好になされる。

【0 0 4 8】次に第2例の完成状態の図1 0では、半導体チップ7 0上に、フィリップ・チップ8 4を構成し、該半導体チップ7 0をキャリア基板1上のパッド2 0にフェイス・ダウン・ボンディングする。フェイス・ダウン・ボンディング後、右上がり斜線の符号8 3の部分は、アンダーフィル樹脂を充填する。該アンダーフィル樹脂の熱膨張率は半導体チップに近い約3 ×1 0⁻⁶程度が望ましい。その後、半導体チップ7 0の背面を露出して、左上がり斜線の符号8 2の部分はモールド成形したものである。

【0 0 4 9】なお以上説明した実施形態の半導体チップは、フィリップ・チップとハンダ・バンプの配線が1層である。このように1つの層で可能な場合もある。しかしながら客先仕様等により、場合によってはハンダ・バンプに対する接続配線が1層で不可能な場合、キャリア基板の配線層の多層化によって対応する。

【0 0 5 0】例えば図1 1に示すように多層化する。

【0 0 5 1】この図1 1に係る工程は、前述の図4の熱膨張隔差緩和部となる充填物材料3 1を充填し、硬化させた後の工程である。又図6のキャリア基板の裏面からの加工工程の直前の工程である。

【0 0 5 2】この図1 1では、多層化として、導体2 0と導体5 3の2層配線が示される。即ち、アイソレーション領域3 0を形成後、ポリイミド樹脂又は、シリコン樹脂電極2 0面上に1 0 μm程度になるよう充填物材料5 1を塗布する。この充填物材料5 1は所望の厚さに抑えることができるため、多数回塗りも可能である。この充填物材料5 1は本発明に係る熱膨張隔差緩和部を形成すると共に、層間絶縁膜にもなる。又この充填物材料5 1上にレジストを塗布して、所望の部分のコンタクトパターンを形成し、選択的エッチングを行なってVIA領域5 2を形成する。

【0 0 5 3】次に、VIA開口後スパッタリング等によってCu、Au等の金属薄膜を形成する。又その上方にレジストを塗布し、電極5 3等のパターンをレジストに露光した後、現像することで、該パターンが作り込まれたレジスト層を得る。この後に該レジスト層のパターンで選択的にエッチングすると、該パターンが作り込まれた金属薄膜を得ることができ、金属薄膜の電極5 3等を完成する。金属薄膜の該パターンニング完了後、レジストを剥離する。ここで図1 1は、該エッチングの結果得ることができるキャリア基板の断面図である。

【0 0 5 4】なおこの図1 1のような段階のキャリア基

板ができれば、この後には接続配線が1層の場合と同様の工程を行なって、本実施形態に係る半導体装置を製造することができる。即ち、前述した図6～図10の工程を行なえばよい。

【0055】

【発明の効果】単一のキャリア基板上に半導体チップを載せると、これらキャリア基板及び半導体チップの熱膨張率の違いにより、キャリア基板や半導体チップやこれらのパッケージ自身が湾曲する。しかもチップサイズが大きくなればなるほど、湾曲は大きくなる、これが温度

に対する信頼性が悪いなる要因となっている。

【0056】しかし、鉄道のレールを一定の長さで切断し、レール間に隙間を持たせることで熱歪みの応力による影響を緩和しているように、ハンダ・ bumpsの載っているキャリア基板をダイス状の部分基板に切断する。

又、切断された部分基板は、緩衝材として作用する、熱膨張隔差による応力を低減するための熱膨張隔差緩和部によって接続される。このように切断され、接続されることで、熱歪みの応力による影響を熱膨張隔差緩和部の弾性により緩和し、パッケージの反りを少なくし、フリップ・チップ等へのストレスを緩和することができ、不良の発生を抑えることができる。

【0057】あるいはこの緩衝材の熱膨張隔差緩和部については、熱膨張率の大きさや、その大きさの決定を考慮することで、上記のように熱膨張隔差緩和部の弾性による悪影響の緩和だけでなく、熱膨張隔差自体を低減できる。即ち、半導体チップ及びキャリア基板の対向面に平行方向の、該半導体チップの熱膨張量の総和と、前記部分基板及び前記熱膨張隔差緩和部の熱膨張量の総和との偏差が縮小されるように、熱膨張率の大きさを考慮し

て行なう該熱膨張隔差緩和部の材質の選択、及び該熱膨張隔差緩和部の大きさの決定の内、少なくとも一方を行なうようにすれば、半導体チップ及びキャリア基板の間の熱膨張隔差自体を緩和して、該熱膨張隔差による悪影響をより積極的に解消することができる。

【0058】このように本発明によれば、半導体チップ及びキャリア基板の間の熱膨張隔差により、これらが反

って生じる半導体チップやキャリア基板や外部の回路不良や、半導体チップ及びキャリア基板の間や、キャリア基板及び外部の間のハンダ・ bumps等での電気的な接続の不良を低減し、信頼性を向上することができる。

【図面の簡単な説明】

【図1】本発明が適用された実施形態のキャリア基板の素材の断面図

【図2】上記実施形態の一例のキャリア基板の集積回路パターン図

【図3】前記実施形態の製造工程を示す第1の断面図

【図4】前記実施形態の製造工程を示す第2の断面図

【図5】前記実施形態の製造工程を示す第3の断面図

【図6】前記実施形態の製造工程を示す第4の断面図

【図7】前記実施形態の製造工程を示す第5の断面図

【図8】前記実施形態の製造工程を示す第6の断面図

【図9】前記実施形態の製造工程の最終段階の第1例を示す断面図

【図10】前記実施形態の製造工程の最終段階の第2例を示す断面図

【図11】前記実施形態の製造工程の変形例を示す断面図

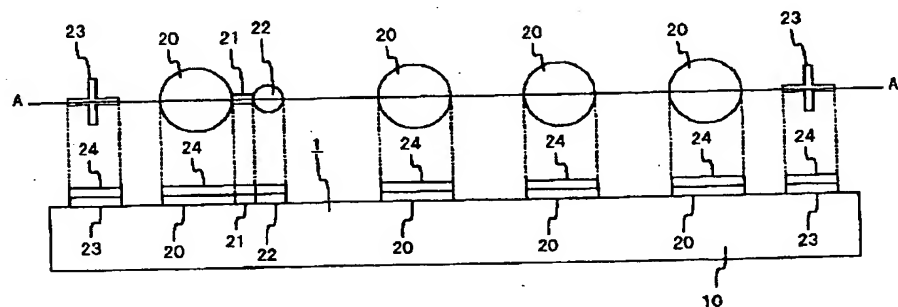
【図12】従来のBGA半導体装置の熱膨張差による反りを示す側面図

【図13】従来のBGA半導体装置の熱膨張差による反りのシミュレーション結果を示す斜視図

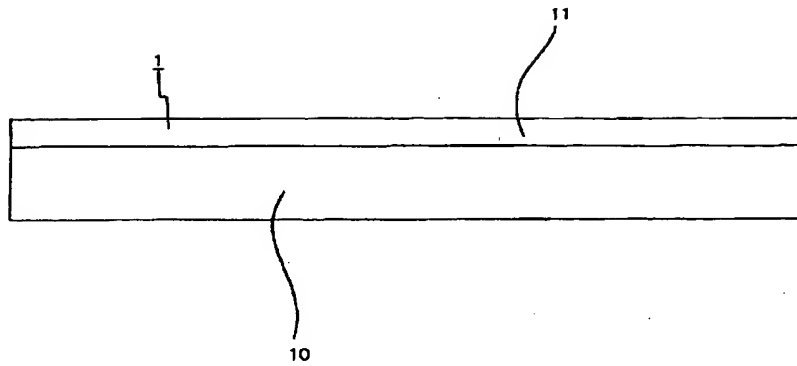
【符号の説明】

- 1 …キャリア基板
- 10 …基板
- 11 …金属薄膜
- 20 …パッド電極
- 21 …配線
- 22 …パッド
- 23 …アライメント・パターン
- 30 …アイソレーション領域
- 31、41 …充填物材料(熱膨張隔差緩和部)
- 70 …半導体チップ

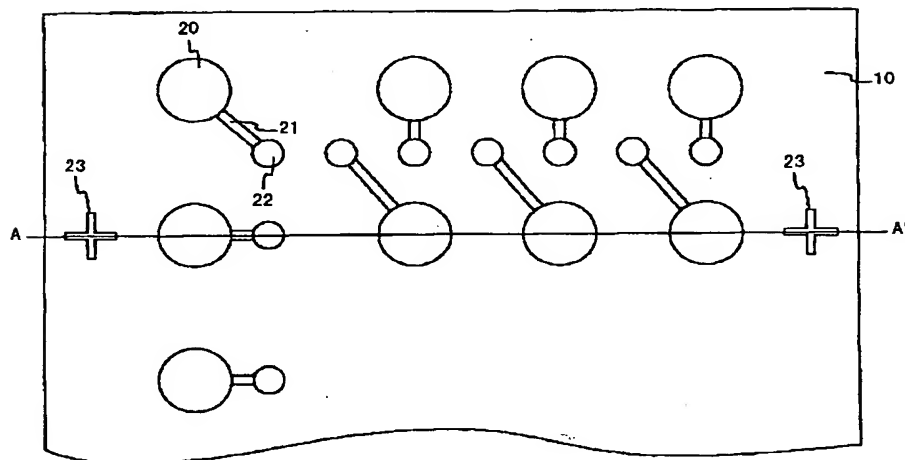
【図3】



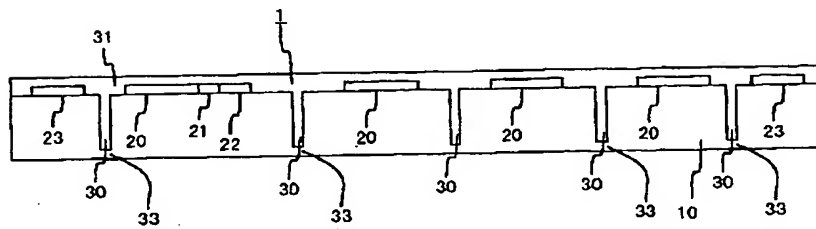
【 図1 】



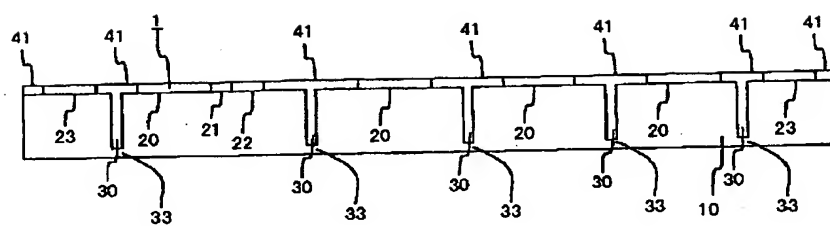
【 図2 】



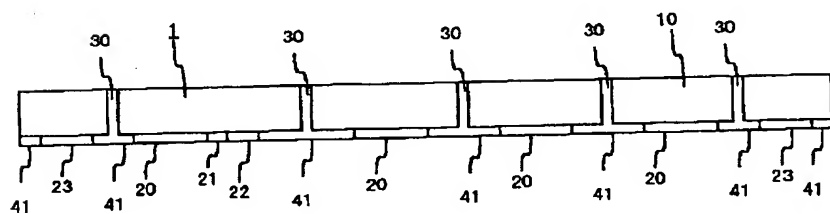
【 図4 】



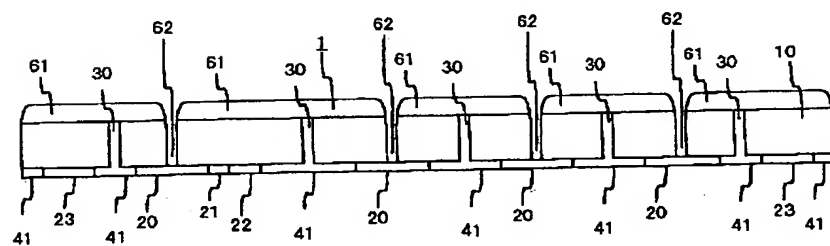
【 図5 】



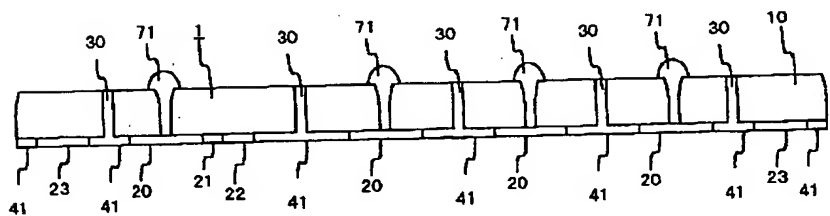
【 図6 】



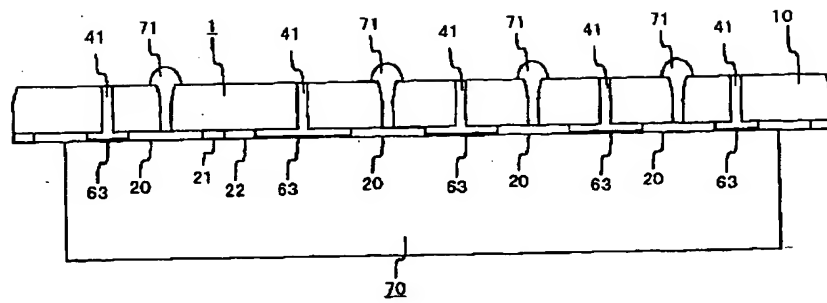
【 図7 】



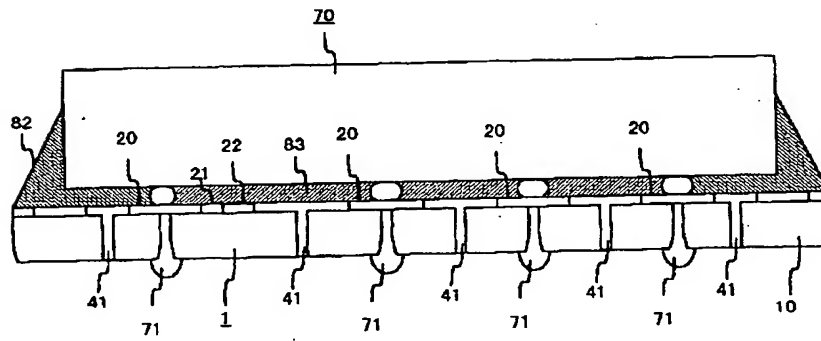
【 図8 】



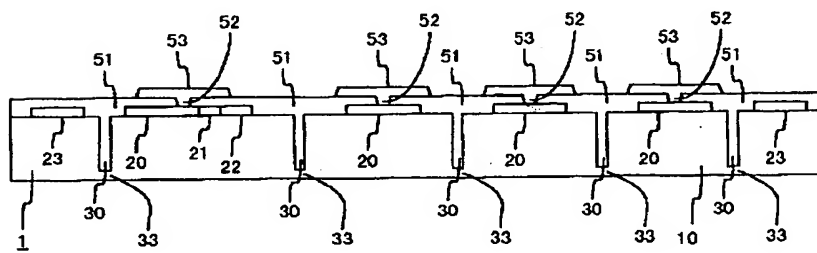
【 図9 】



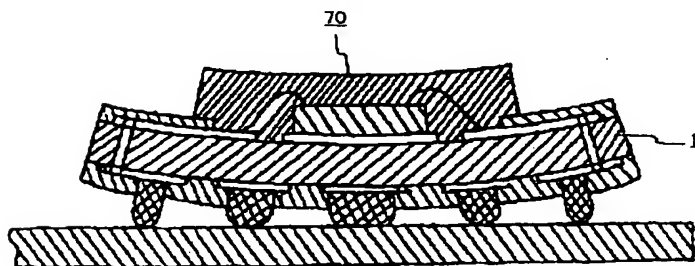
【 図10 】



【 図11 】



【 図12 】



【 図13 】

